



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07046828 A**

(43) Date of publication of application: **14.02.95**

(51) Int. Cl.

H02M 3/155

(21) Application number: **05186463**

(71) Applicant: **SHARP CORP**

(22) Date of filing: 28.07.93

(72) Inventor: IZUMI HIRONOBU

(54) SWITCHING POWER-SUPPLY CIRCUIT

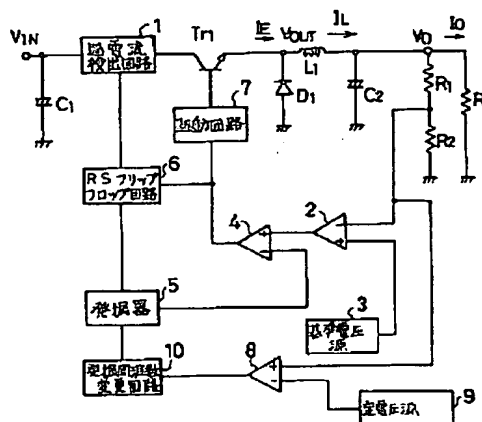
protective function.

(57) Abstract:

COPYRIGHT: (C)1995,JPO

PURPOSE: To make a switching pulse width wide and to reduce the influence of the delay time by a method wherein, when an overcurrent protective circuit is operated, the switching pulse width is made narrow and an output voltage is lowered, it is detected that the output voltage is made lower than a prescribed voltage and a switching frequency is lowered.

CONSTITUTION: When an output current I_0 is increased and the collector current of a transistor Tr_1 exceeds an overcurrent detection level, an overcurrent detection circuit 1 is operated, an RS flip-flop circuit 6 is set, the switching pulse width of the transistor Tr_1 is made short, and an output voltage V_0 is lowered. Then, when the output voltage V_0 is made lower than a prescribed voltage, the output of a comparator 8 is changed from H to L, an oscillation-frequency change circuit 10 gives a command to an oscillator 5, the oscillation frequency of the oscillator 5 is lowered, and a switching frequency is lowered. Thereby, it is possible to prevent an increase in the output current due to the influence of the delay time and to obtain a high-reliability overcurrent



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-46828

(43) 公開日 平成7年(1995)2月14日

(51) Int. Cl.⁶

H 0 2 M 3/155

識別記号

庁内整理番号

F I

技術表示箇所

C 8726-5H

P 8726-5H

審査請求 未請求 請求項の数1 O L (全 6 頁)

(21) 出願番号 特願平5-186463

(22) 出願日 平成5年(1993)7月28日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 出水 啓修

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

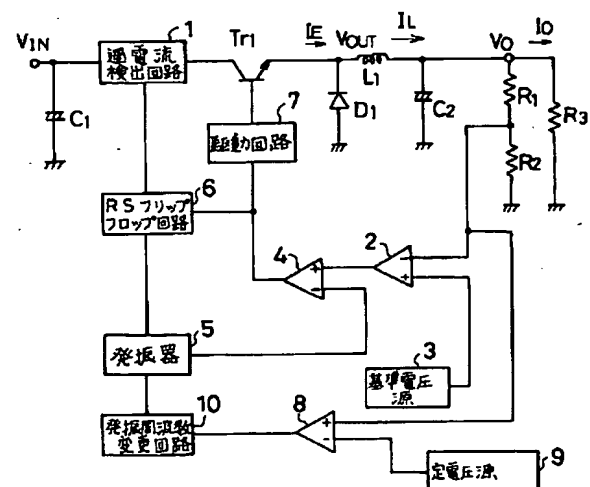
(74) 代理人 弁理士 原 謙三

(54) 【発明の名称】 スイッチング電源回路

(57) 【要約】

【構成】 過電流保護機能が動作してスイッチングパルス幅が狭まると、出力電圧が低下する。出力電圧がさらに低下して、定電圧源9の定電圧より低くなると、これがコンパレータ8により検出される。これにより、発振周波数変更回路10が発振器5の発振周波数を低下させスイッチング周波数が低下することになる。すると、スイッチングパルス幅が広くなって、過電流状態が検出されてからトランジスタ T_{r1} がOFFするまでの遅延時間による影響が小さくなる。

【効果】 上記の遅延時間の影響による出力電流の増大を防止することができ、より信頼性の高い過電流保護機能を提供することができる。



【特許請求の範囲】

【請求項1】出力電流が所定値より大きくなるとスイッチングパルス幅を狭めて出力電流を制限する過電流保護回路を備えたスイッチング電源回路において、出力電圧が所定の電圧より低下したことを検出する電圧低下検出手段と、この電圧低下検出手段により出力電圧の低下が検出されるとスイッチング周波数を低下させる周波数低下手段とを備えていることを特徴とするスイッチング電源回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、過負荷や出力短絡が生じたときに出力電流を制限する過電流保護回路を備えたスイッチング電源回路に関するものである。

【0002】

【従来の技術】過電流保護機能を備えたスイッチング電源回路としては、例えば、図3に示す構成が挙げられる。

【0003】このスイッチング電源回路においては、入力段のコンデンサ C_{11} で平滑された入力電圧 V_{IN} がトランジスタ T_{r11} によりスイッチングされる。トランジスタ T_{r11} がONしている期間では、トランジスタ T_{r11} のエミッタに現れた電圧 V_{OUT} により、コイル L_{11} 、コンデンサ C_{12} および負荷 R_{11} に対してエネルギーが供給*

$$D = t_{ON} / (t_{ON} + t_{OFF}) = (V_o / V_{IN}) \times 100 [\%] \quad \dots (1)$$

となる。

【0007】ところが、負荷 R_{11} が重くなると、コイル L_{11} に流れるコイル電流 I_L が、同図の(c)で破線から実線に示すように増大する。やがて、コイル電流 I_L が過電流検出レベル I_{CL} を越えると、入力段に設けられた過電流検出回路16により過電流状態が検出され、RSフリップフロップ回路17にセット信号が出力される。

【0008】RSフリップフロップ回路17は、セット端子電圧が同図の(d)に示すように“Low”に変化してセットされる。セット端子電圧が一度“Low”となるとラッチがかかり、出力を“Low”に保持する。このとき、リセット端子電圧は、“High”のままとなる。

【0009】すると、コンバータ出力電圧および電圧 V_{OUT} は、同図の(a)および(b)に破線で示すパルス幅であるにも関わらず、RSフリップフロップ回路17の出力がセット時から“Low”となるため、実線で示すパルス幅まで狭められる。このようにしてトランジスタ T_{r11} のスイッチング周波数が低下することにより、出力電圧 V_o が低下して出力電流の増大が抑制される。そして、この結果、出力電流 I_o は、図4に示すようにA点で低下する。

【0010】また、発振器13からRSフリップフロップ回路17へは、トランジスタ T_{r11} のOFF時にリセ

*される。トランジスタ T_{r11} がOFFしている期間では、コイル L_{11} に蓄えられたエネルギーが、ダイオード D_{11} により還流させられて負荷 R_{11} に与えられる。

【0004】出力電圧 V_o の制御は、出力電圧 V_o を抵抗 R_{11} ・ R_{12} の抵抗値による所定の比率で分割した電圧と基準電圧源12の基準電圧とに基づいて行なわれる。まず、差動アンプ11により、両電圧の差に応じた電圧が出力され、その電圧と発振器13から出力される100kHzの三角波とがコンパレータ14で比較される。すると、コンパレータ14からは、差動アンプ11の出力レベルに応じたパルス幅のPWM信号が出力される。

【0005】次いで、このPWM信号が駆動回路15に与えられると、PWM信号のデューティサイクルに応じて駆動回路15がトランジスタ T_{r11} のON・OFFを制御する。これにより、出力電圧 V_o が基準電圧および抵抗 R_{11} ・ R_{12} による分圧比で決まる一定電圧(5[V])に制御される。

【0006】上記の動作時においては、図5の(a)および(b)に示すように、コンパレータ13の出力電圧すなわちPWM信号および電圧 V_{OUT} が破線で示すようなパルス幅となっている。トランジスタ T_{r11} のデューティサイクル D は、トランジスタ T_{r11} のON時間とOFF時間とをそれぞれ t_{ON} 、 t_{OFF} とすれば、

ット信号が出力されており、同図の(e)に示すようにRSフリップフロップ回路17のリセット端子電圧が変化する。このとき、RSフリップフロップ回路17は、リセット端子電圧が一度“Low”となるとラッチがかかり、セット端子電圧が“Low”となるとときに逆に出力を“High”に保持する。これにより、トランジスタ T_{r11} は、次のON時に通常のタイミングでONする。

【0011】

【発明が解決しようとする課題】しかしながら、上記のスイッチング電源回路では、スイッチング電源の小型化や軽量化などの目的によりスイッチング周波数を高くしていくと(約50kHz以上)、以下に説明するように、過電流保護機能の動作に不都合が生じる。

【0012】この場合、図5に示すように、セット端子電圧が“Low”になるまでの時間 t_{d1} と、セット端子電圧が“Low”になってからトランジスタ T_{r11} がOFFするまでの時間 t_{d2} とに遅れが生じる。両時間 t_{d1} ・ t_{d2} の和である遅延時間 t_d は、過電流検出時からトランジスタ T_{r11} をOFFさせるまでの時間、すなわち過電流保護機能が動作するまでに要する時間である。上記の遅延時間 t_d は、約1μsにも達し過電流保護動作時にスイッチングパルス幅が狭められると保護動作に及ぶ影響が大きくなり無視できなくなる。

【0013】例えば、入力電圧 $V_{IN} = 40$ [V]、出力

3

電圧 $V_o = 5$ [V]、コイル L_{11} のインダクタンス $L = 200$ [μ H]とすると、上記の遅延時間 t_d の間にコ*

$$\Delta I = \{(V_{11} - V_o) / L\} \times t_d = 0.175 \text{ [A]}$$

となる。このため、コイル電流 I_L は、電流 ΔI により過電流検出レベル I_{cl} を越えてしまう。そして、この電流変化分が、平均電流すなわち出力電流 I_o を増大させることになる。

【0014】このときの出力特性は、図4に示すように、短絡状態($V_o = 0$ [V])に近くなるほどエミッタ電流が増大し、絶対最大定格値(2.5 [A])を越えてしまい、垂下特性とならなくなる。このように、上記のスイッチング電源回路では、スイッチング周波数が高くなるほど過電流保護が確実に動作しなくなるという問題点があった。

【0015】本発明は、上記の事情に鑑みてなされたものであって、過電流保護機能の動作が遅れることによる出力電流の増大を抑制して、過電流保護機能を確実に動作させることを目的としている。

【0016】

【課題を解決するための手段】本発明のスイッチング電源回路は、出力電流が所定値より大きくなるとスイッチングパルス幅を狭めて出力電流を制限する過電流保護回路を備えたスイッチング電源回路において、上記の課題を解決するために、以下の手段を講じていることを特徴としている。

【0017】すなわち、上記のスイッチング電源回路は、出力電圧が所定の電圧より低下したことを検出する例えばコンパレータによる電圧低下検出手段と、この電圧低下検出手段により出力電圧の低下が検出されるとスイッチング周波数を低下させる周波数低下手段とを備えている。

【0018】

【作用】上記の構成では、過電流保護回路が動作を開始するとスイッチングパルス幅が狭まることにより出力電圧が低下して出力電流が減少する。このとき、スイッチングパルス幅が狭まると、前述したように、過電流状態が検出されてからスイッチングトランジスタがOFFするまでの遅延時間が無視できなくなる。

【0019】これに対しては、出力電圧が所定の電圧より低下したことが電圧低下検出手段により検出されると、周波数低下手段によりスイッチング周波数が低下する。これにより、スイッチングパルス幅が広くなり、上記の遅延時間の影響を小さくすることができる。

【0020】このように、上記の構成によれば、上記の遅延時間の影響による出力電流の増大を防止することができる。

【0021】

【実施例】本発明の一実施例について図1および図2に基づいて説明すれば、以下の通りである。

【0022】本実施例に係るスイッチング電源回路は、

4

*イル電流 I_L の変化分である電流 ΔI は、

チョッパ型であり、半導体集積回路としてIC化されている。このスイッチング電源回路は、図1に示すように、12 [V]の入力電圧 V_{11} をスイッチングするNPN形のトランジスタ T_{r1} を備えている。トランジスタ T_{r1} のコレクタには、過電流検出回路1が接続されており、過電流検出回路1の前段には脈流を平滑するコンデンサ C_1 が設けられている。過電流検出回路1は、トランジスタ T_{r1} のコレクタ・エミッタ間に流れる電流が過電流検出レベル I を越えると、過電流状態であると検出し、これを後述するRSフリップフロップ回路6に与えるセット信号として出力するようになっている。

【0023】トランジスタ T_{r1} のエミッタには、コイル L_1 が直列に接続されている。このコイル L_1 の上記エミッタ側の一端にはダイオード D_1 のカソードが接続され、ダイオード D_1 のアノードは接地されている。また、コイル L_1 の他端は、出力平滑用のコンデンサ C_2 の一端に接続されるとともに、直列に接続された抵抗 $R_1 \cdot R_2$ と、これら抵抗 $R_1 \cdot R_2$ と並列に設けられた負荷 R_L とを介して接地されている。上記のコンデンサ C_2 は、他端が接地されている。また、抵抗 $R_1 \cdot R_2$ は、抵抗値がそれぞれ3 k Ω と1 k Ω であり、出力電圧 V_o を1/4に分圧するようになっている。

【0024】上記の抵抗 R_1 と抵抗 R_2 との接続点は、差動アンプ2の反転入力に接続されている。また、この差動アンプ2の非反転入力には、1.25 [V]の基準電圧を発生する基準電圧源3が接続されている。差動アンプ2は、出力電圧 V_o (5 [V])が抵抗 $R_1 \cdot R_2$ により分圧されて得られた帰還電圧と上記の基準電圧との差に応じた電圧を出力するようになっている。

【0025】上記の差動アンプ2の出力は、コンパレータ4の非反転入力に接続されている。また、コンパレータ4の反転入力には、発振器5が接続されている。発振器5は、三角波を発生するとともに、後述するRSフリップフロップ回路6に与えるリセット信号を発生するようになっている。また、発振器5は、後述する発振周波数変更回路10の指令により三角波の発振周波数を100 Hzから20 Hzにまで低下させるようになっている。

【0026】コンパレータ4は、発振器5からの三角波と差動アンプ2の出力電圧とを比較して、差動アンプ2の出力電圧が三角波のレベルより高いとき“High”を出力する一方、差動アンプ2の出力電圧が三角波のレベルより低いとき“Low”を出力するようになっている。つまり、コンパレータ4は、トランジスタ T_{r1} をON・OFFさせるためのPWM信号を出力するようになっている。

【0027】上記のコンパレータ4の出力は、駆動回路

7に接続されるとともに、RSフリップフロップ回路6に接続されている。駆動回路7は、コンパレータ4からのPWM信号に基づいて、トランジスタ T_{r1} をON・OFF駆動する回路である。また、RSフリップフロップ回路6は、過電流検出回路1からのセット信号でセットされるとともに発振器5からのリセット信号によりリセットされ、上記のPWM信号のパルス幅を狭めてスイッチングパルス幅を狭めるようになっている。

【0028】本スイッチング電源回路は、前記の過電流検出回路1およびRSフリップフロップ回路6により過電流状態を検出してスイッチングパルス幅を狭めてトランジスタ T_{r1} の動作を制御することにより、過電流保護を行なうようになっている。つまり、過電流検出回路1およびRSフリップフロップ回路6により過電流保護*

$$V_o = 0.6 \text{ [V]} \times (R_1 + R_2) / R_2 = 2.4 \text{ [V]}$$

となる。すなわち、コンパレータ8は、出力電圧が上記の2.4[V]より低下したことを検出するようになり、電圧低下検出手段としての機能を有している。

【0031】上記のコンパレータ8の出力には、周波数低下手段としての発振周波数変更回路10が接続されている。この発振周波数変更回路10は、コンパレータ8の出力が“Low”となったとき、発振器5に対し三角波の発振周波数を低下させるための指令信号を出力するようになっている。

【0032】上記のように構成されるスイッチング電源回路における過電流保護機能の動作について説明する。

【0033】本スイッチング電源回路において、トランジスタ T_{r1} は、通常動作時、前述の式(1)により5[V]/12[V]≒41.7[%]のデューティサイクルで入力電圧 V_{in} をスイッチングしている。この状態で、負荷短絡等により負荷 R_L の抵抗値が小さくなって出力電流 I_o が増大すると、トランジスタ T_{r1} のコレクタ電流が増大する。このコレクタ電流が過電流検出レベルを越えると、過電流検出回路1により過電流状態が検出されて過電流保護機能が動作を開始する。

【0034】このとき、過電流検出回路1から出力されるセット信号により、RSフリップフロップ回路6がセットされる。すると、RSフリップフロップ回路6の保護動作によりトランジスタ T_{r1} のスイッチングパルス幅が小さくなる。この結果、トランジスタ T_{r1} のON時間が短くなって、図2に示すように出力電圧 V_o がA点で低下する。

【0035】さらに、抵抗 R_2 の抵抗値が小さくなると、出力電圧 V_o は、同図に示すB点まで低下して2.4[V]となり、このときの帰還電圧は、0.6[V]となる。これからさらに出力電圧 V_o が低下して、帰還電圧が基準電圧の0.6[V]より低くなると、それまで“High”であったコンパレータ8の出力が“Low”になる。

【0036】すると、コンパレータ8の出力変化に応じ

* 回路が構成されている。

【0029】また、本スイッチング電源回路においては、前記の抵抗 R_1 と抵抗 R_2 との接続点がコンパレータ8の非反転入力に接続されている。また、このコンパレータ8の反転入力には、定電圧源9が接続されている。定電圧源9は、0.6[V]の一定電圧を出力する回路である。コンパレータ8は、抵抗 R_1 ・ R_2 により得られた帰還電圧と上記の一定電圧とを比較して、帰還電圧が一定電圧より高くなると“High”を出力する一方、帰還電圧が一定電圧より低くなると“Low”を出力するようになっている。

【0030】なお、帰還電圧が0.6[V]となるときの出力電圧 V_o は、次式により、

て、発振周波数変更回路10から発振器5に発振周波数を変更するように指令を与える電圧が出力される。これにより、発振器5は、発振周波数を決定する定電流の電流値を変化させて発振周波数を100[kHz]から20[kHz]に低下させる。

【0037】このような動作によりスイッチングパルス幅が通常の過電流保護動作時よりさらに狭くなる。これにより、スイッチングパルス幅は、従来の過電流保護において過電流検出から出力トランジスタがOFFするまでの遅延時間により決まるスイッチングパルス幅(図5の(b)参照)の最小値に近づいたとしても、B点でコンパレータ8の出力が変化してスイッチング周波数が低下することにより広がることになる。

【0038】例えば、B点で出力電圧 V_o が2.4[V]となっていたとき、PWM信号のデューティサイクルは、式(1)により20[%]になっているので、スイッチングパルス幅は、2[μs]から10[μs]にまで拡大する。それゆえ、過電流保護における上記の遅延時間の影響を従来の1/5に軽減することができる。

【0039】したがって、図2に示すように、出力電流 I_o は、発振周波数の低下が開始するB点から低下が終了するC点へは、正規の過電流ポイントまで戻るため低下していく。C点以降では、発振周波数が20[kHz]に固定されるため、負荷 R_L が小さくなるとスイッチングパルス幅が狭くなり、上記の遅延時間の影響が大きくなって出力電流 I_o が増大する。

【0040】しかしながら、上記のようにB点からC点まで出力電流 I_o を低下させていることにより、出力電流 I_o の増大を大幅に抑制することができる。これにより、出力電流 I_o は、絶対最大定格値を越えなくなる。なお、同図において破線で示したのは、従来の過電流保護による出力特性である。

【0041】以上述べたように、本実施例に係るスイッチング電源回路では、過電流状態となったときに上記の

ように発振周波数を低下させることにより、過電流保護動作が開始するまでの遅延時間により生じる影響を軽減することができる。

【0042】

【発明の効果】本発明のスイッチング電源回路は、以上のように、出力電圧が過電流保護回路の動作時に所定の電圧より低下したことを検出する電圧低下検出手段と、この電圧低下検出手段により出力電圧の低下が検出されるとスイッチング周波数を低下させる周波数低下手段とを備えている構成である。

【0043】このように、スイッチング周波数を低下させることにより、スイッチングパルス幅が広げられる。それゆえ、過電流保護回路が動作してスイッチングパルス幅が狭まることにより過電流状態が検出されてからスイッチングトランジスタがOFFするまでの遅延時間が無視できなくなっても、スイッチングパルス幅が広がることで上記の遅延時間の影響を小さくすることができる。

【0044】したがって、本発明のスイッチング電源回

*路を採用すれば、上記の遅延時間の影響による出力電流の増大を防止することができ、より信頼性の高い過電流保護機能を提供することができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施例に係るスイッチング電源回路の構成を示す回路図である。

【図2】図1のスイッチング電源回路の動作特性を示すグラフである。

【図3】従来のスイッチング電源回路の構成を示す回路図である。

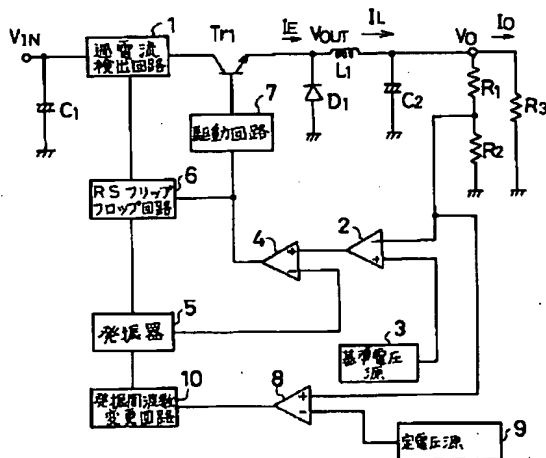
【図4】図3のスイッチング電源回路の動作特性を示すグラフである。

【図5】図3のスイッチング電源回路の過電流保護動作を示す各部の波形図である。

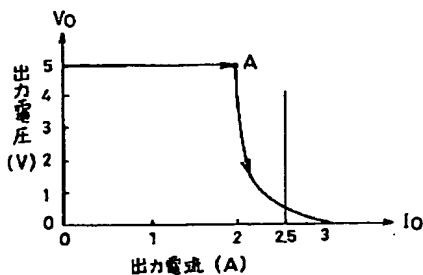
【符号の説明】

- 1 過電流検出回路（過電流保護回路）
- 6 RSフリップフロップ回路（過電流保護回路）
- 8 コンパレータ（電圧低下検出手段）
- 10 発振周波数変更回路（周波数低下手段）

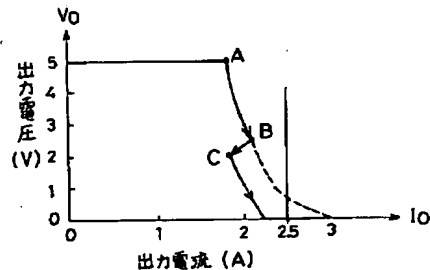
【図1】



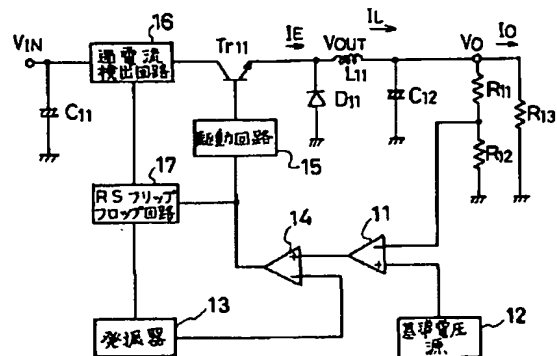
【図4】



【図2】



【図3】



【図5】

